

クオンティニウムのロードマップ: HPCとの融合による加速

山本 憲太郎

February 12, 2025

2024年度 量子・スパコン連携プラットフォームプロジェクトシンポジウム

イオントラップ型量子コンピュータ: QCCDアーキテクチャ

世界最高性能を誇る全結合・高フィデリティ量子コンピュータ

- **Ions as qubits**

完全に同品質の量子ビット (エラーはその操作により発生)

- **All-to-all connection**

イオンのシャトリングによる全結合量子ビットの実現

- **High fidelity operations**

ゲートゾーンでの集中管理による低いエラー発生率とスケーラビリティの両立

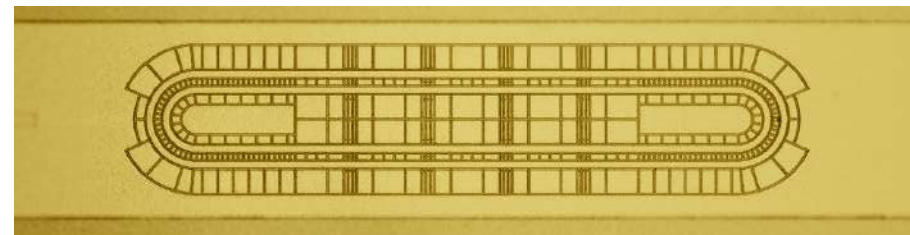
- **Mid-circuit measurement and conditional logic**

複雑なコントロールフローが実装可能 (量子誤り訂正に必須)

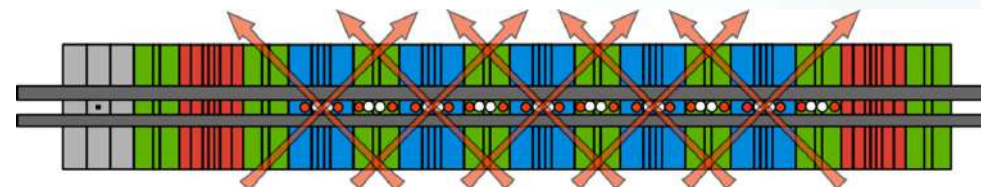
QCCD = Quantum Charge Coupled Device



$^{171}\text{Yb}^+$ = qubits, $^{138}\text{Ba}^+$ = cooling



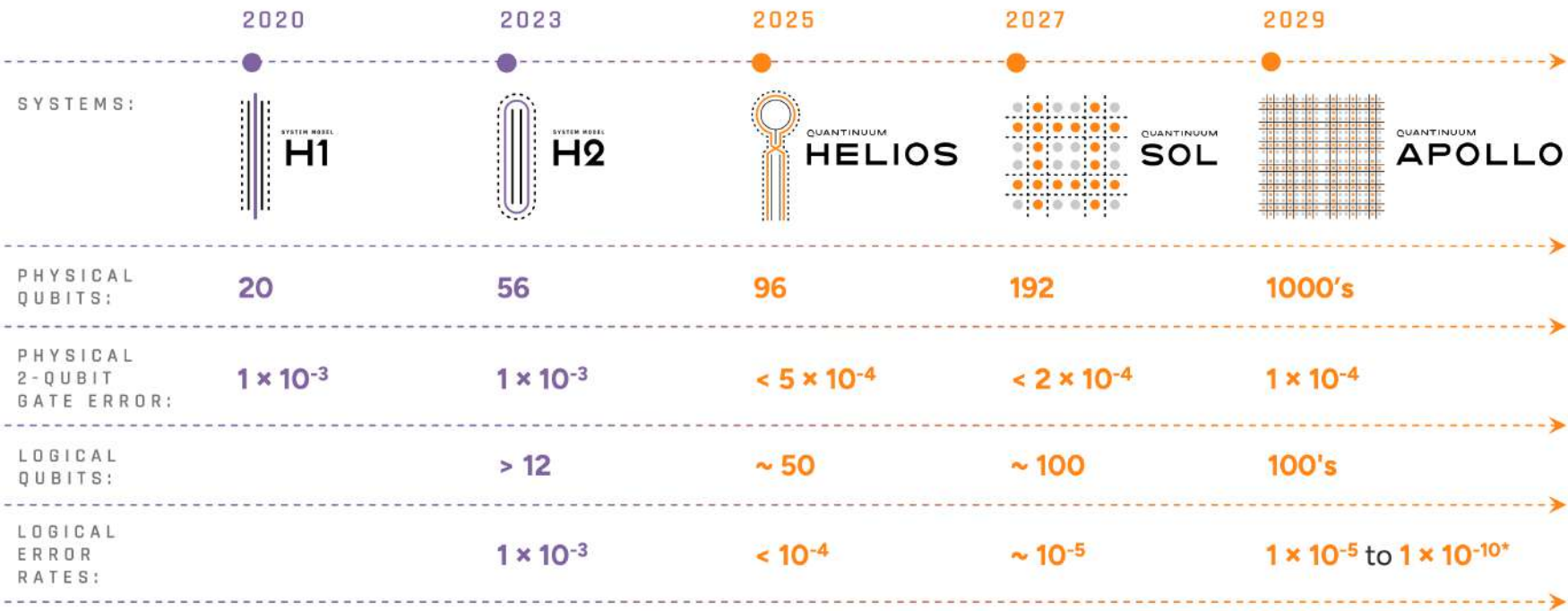
動画: 自在に動き回る量子ビット (イオン)



青色: ゲートゾーン

ハードウェア開発ロードマップ

2029年の誤り耐性量子コンピュータ実現に向けて

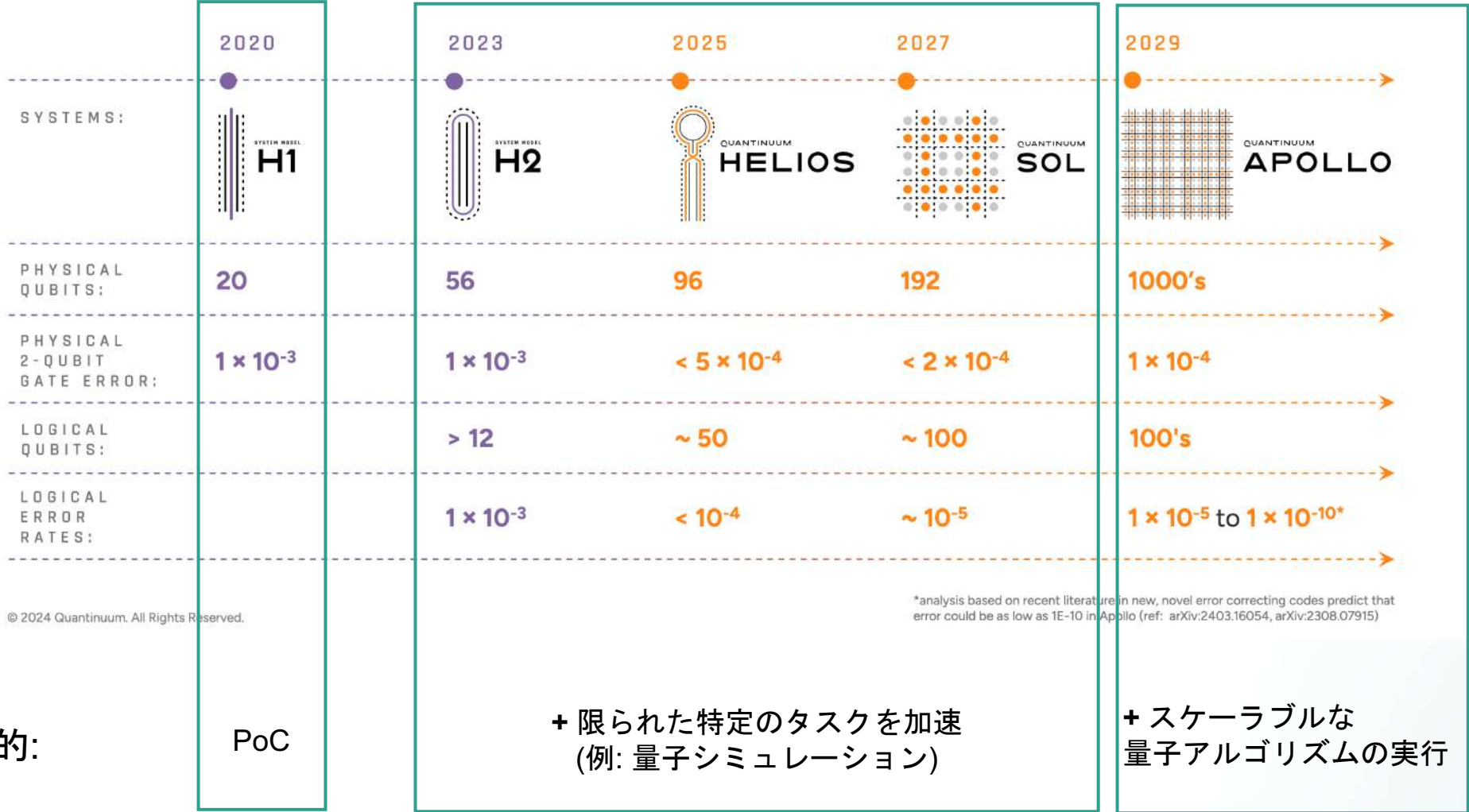


© 2024 Quantinuum. All Rights Reserved.

*analysis based on recent literature in new, novel error correcting codes predict that error could be as low as $1E-10$ in Apollo (ref: arXiv:2403.16054, arXiv:2308.07915)

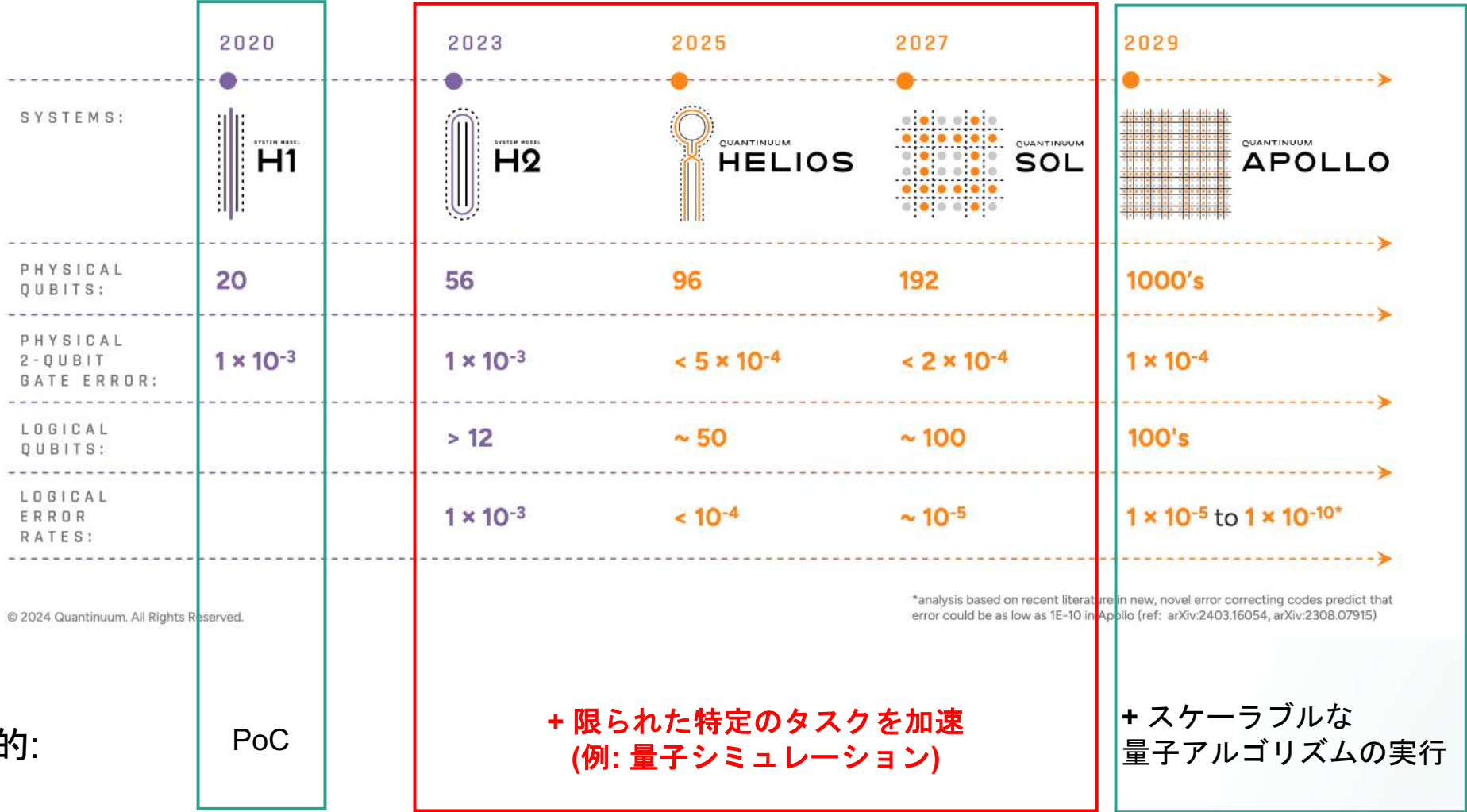
ハードウェア開発ロードマップ

2029年の誤り耐性量子コンピュータ実現に向けて



ハードウェア開発ロードマップ

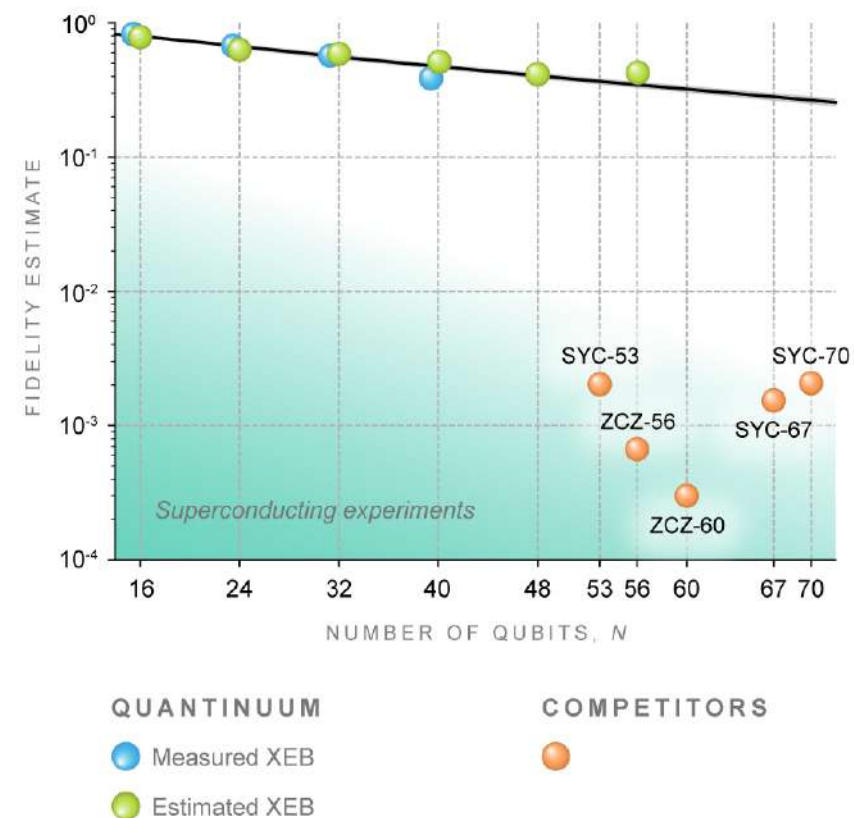
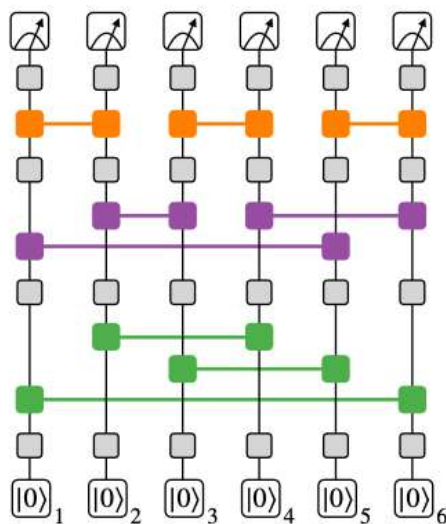
2029年の誤り耐性量子コンピュータ実現に向けて



量子優位性の実証に関する取り組み

ランダム回路サンプリング [1]

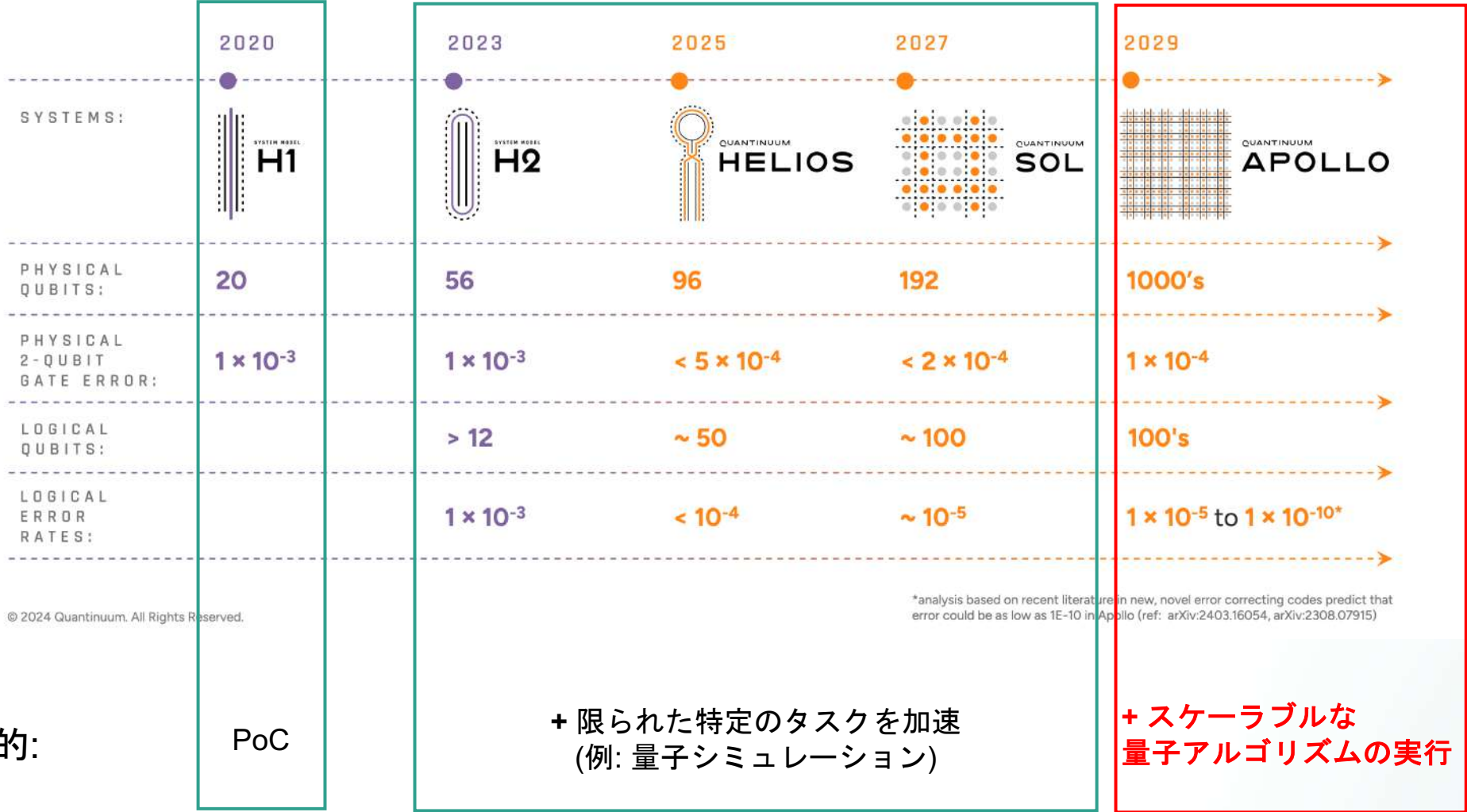
- 量子コンピュータが有利なタスクに対して優位性を実証する
- タスク: **量子回路のシミュレーション**
- 量子コンピュータH2-1 (56量子ビット) によりスパコンに対する優位性を実証
(現時点でスパコンの方が速く計算できるとする報告はない)



[1] DeCross, arXiv:2406.02501

ハードウェア開発ロードマップ

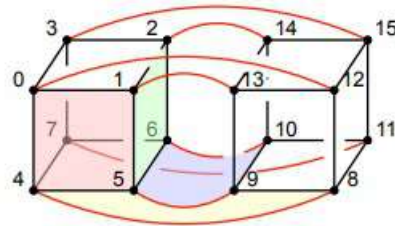
2029年の誤り耐性量子コンピュータ実現に向けて



量子誤り訂正に関する取り組み

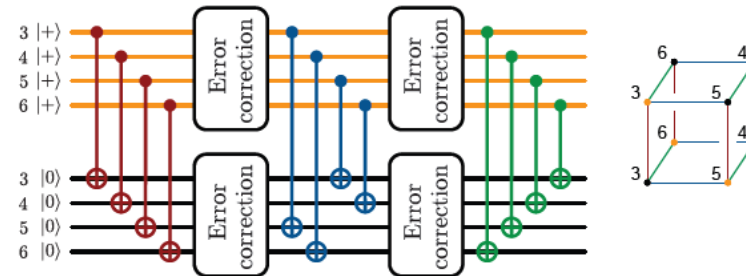
実機の性能向上によって誤り訂正に関する実証実験が増加

- 物理量子ビット上の情報は失われやすい (二量子ビット演算ごとに約0.1%)
- 複数の物理量子ビットを束ねて論理量子ビットを構成し情報を守る → 量子誤り訂正
- 社内・社外のチームが実機による実証実験の成果を多数報告 (**2024年だけで計10本以上**)
- Microsoft社と共同で**12個の論理量子ビット**の構成と誤り耐性演算を実証 (論理 > 物理) [1]



$[[16, 4, 4]]$

tesseract subsystem code

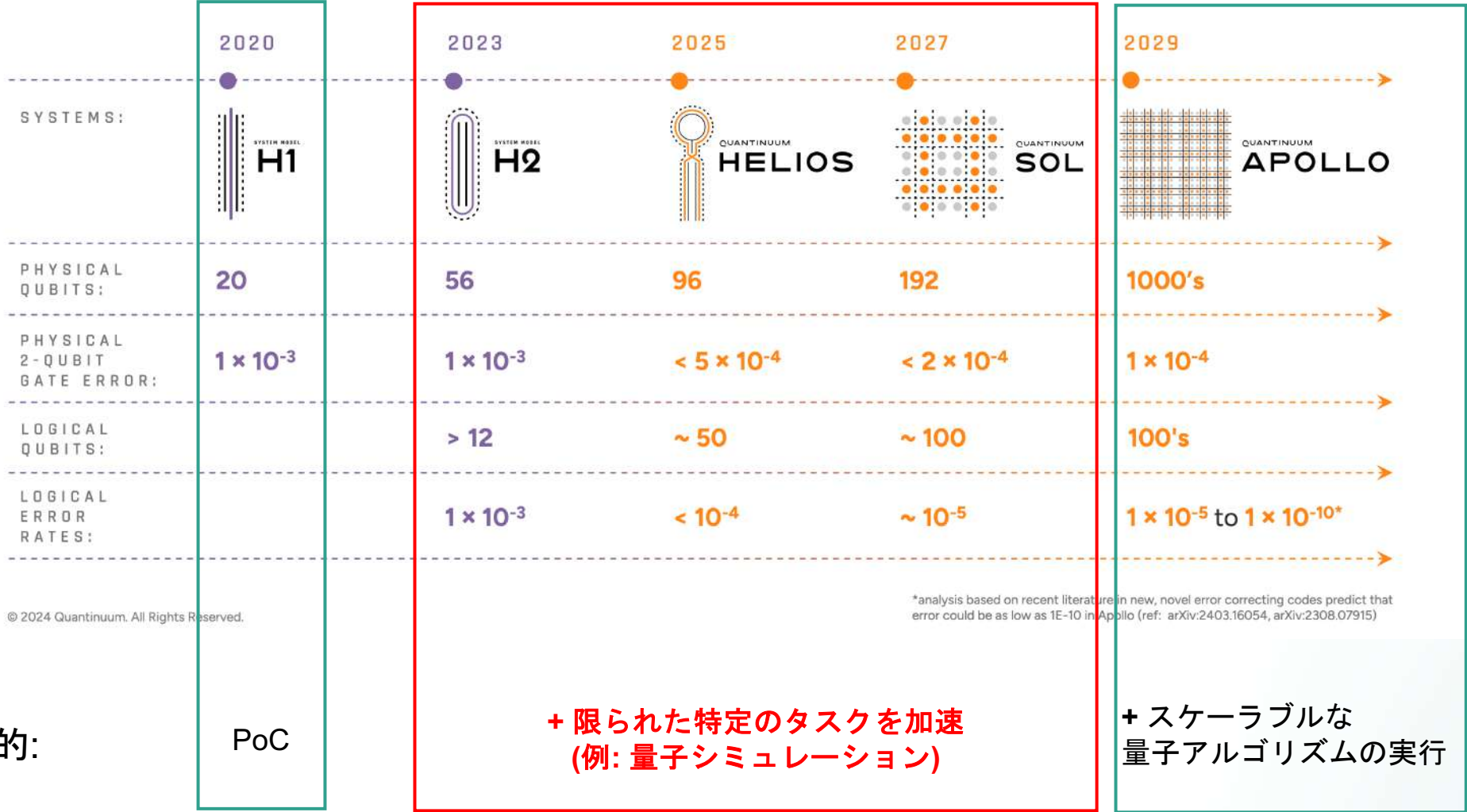


- 2029年の誤り耐性量子コンピュータ実現に向けて研究・開発・実証をさらに加速させる

[1] Reichardt arXiv:2409.04628

ハードウェア開発ロードマップ

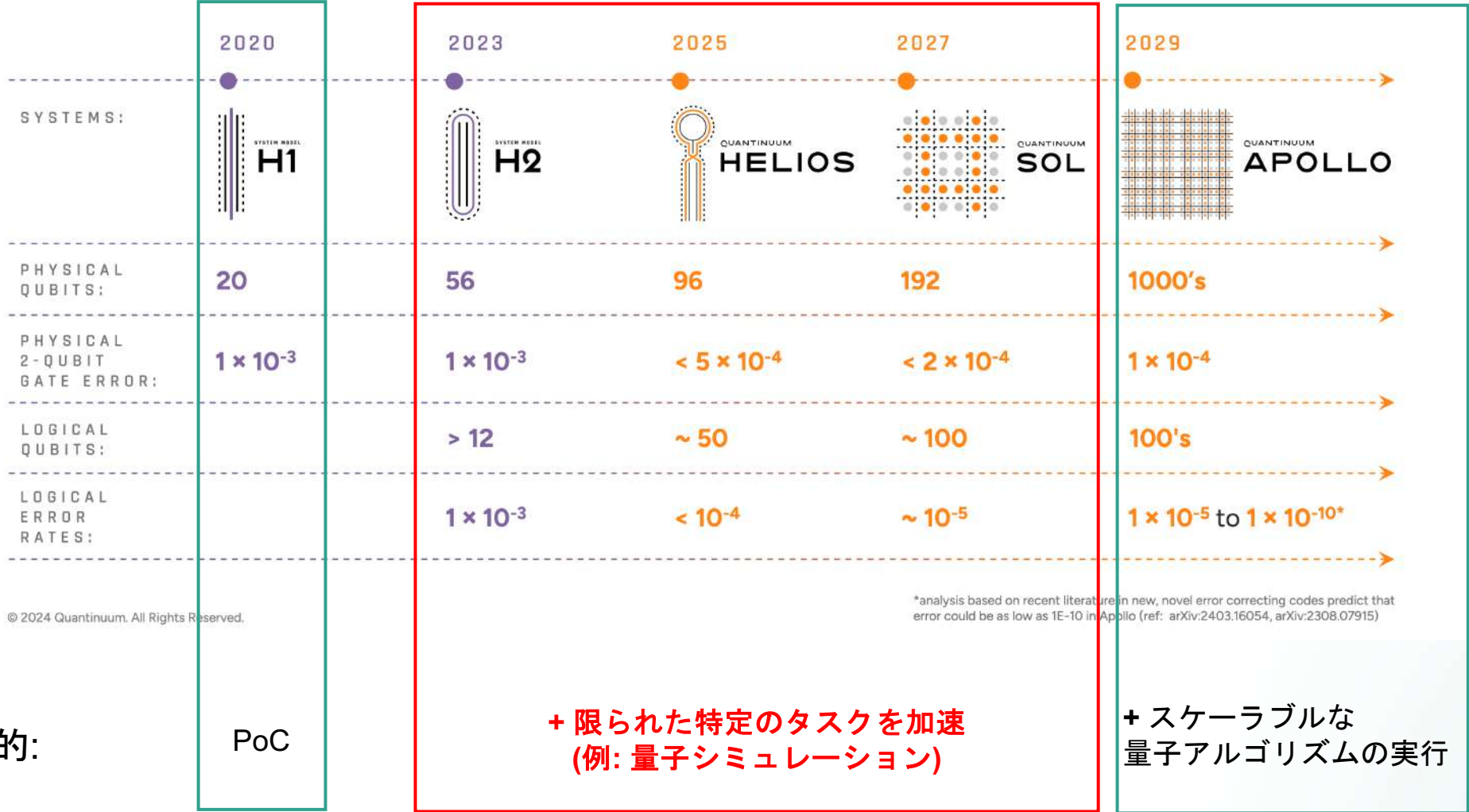
2029年の誤り耐性量子コンピュータ実現に向けて



ハードウェア開発ロードマップ

2029年の誤り耐性量子コンピュータ実現に向けて

早期の社会実装に向けてHPCとの連携が不可欠



スパコンとの連携プラットフォーム

量子コンピュータをアクセラレータとして活用する (JHPC Quantum Project)

R-CCS and U Tokyo
collaborators

Software team
(Application side)  



ハイブリッドシステム
アプリケーション開発

Software team
(Hardware side) 



ハイブリッドシステム
用ソフトウェア開発

Hardware team  



ハードウェアのインストール

Fugaku
supercomputer

R-CCS



2月3日より運用開始

RIKEN TRIP

黎明

QUANTINUUM
REIMEI

ハイブリッドシステムの効果的な利用方法について

量子コンピュータをHPCのアクセラレータとして利用する

Large Compute, Small Data

- 量子コンピュータを利用すれば問題のサイズ N に対してアルゴリズム的な加速が期待できる

$2^{2^N} \rightarrow \text{poly}(N)$ (指数関数的加速)

$N \rightarrow \sqrt{N}$ (二次関数的加速)

- 量子コンピュータはデータのアップロードが不得意 (2^N の量子状態準備コスト)

QPU-Compute Bound

- メモリバンド幅は量子コンピュータ自体にとってはそれほど重要ではないと考えられている
- ハイブリッドシステムの効率的な利用方法については現在も研究・開発が進められている。

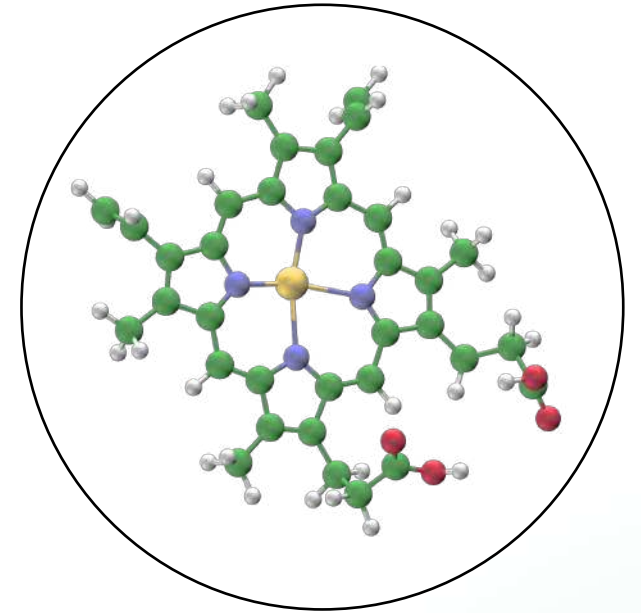
具体的な例: 量子化学計算の場合

1. HPCを高精度計算が難しい部分 (強相関系) を取り出すのに使う:

- 分子全体をHPCを用いて大規模に近似計算する
- 環境の効果を実効的に取り込んだ部分系を取り出す
- 量子コンピュータでその部分系を計算する

2. HPC-QPU hybrid systemを電子相関計算のソルバーとして利用する:

- 電子相関の高精度計算はHPCでも困難
 - 近似手法で精度が出さない系が多く知られている (例: 化学反応)
 - 量子コンピュータをHPCのワークフローの一部を加速させる目的で使う (期待値計算, サブスペース探索等)
-
- ハイブリッドシステムによる優位性には他にも様々な提案がある
 - **HPC-QPUシステム実機**により研究・開発がさらに加速されると期待される



Cytochrome P450の一部;
タンパク質に埋め込まれた鉄ポルフィリン系

結論

- Quantinuumは2029年の誤り耐性量子コンピュータの実現を目指している
- 量子コンピュータが得意なタスクではより早い量子優位性実証を見込んでいる
- HPC-QPUハイブリッドシステム実機は量子優位性の実証をさらに早めると期待される