

研究開発成果【事業項目⑥】

量子計算シミュレータの高速化・高機能化

①状態ベクトル法による量子計算シミュレータの開発

2023年度：設計・検討、2024年度：実装・動作試験、2025年度：性能評価、2026～2027年度：評価・改良

- ・「富岳」ほかHPC向き状態ベクトル法シミュレーションフレームワーク *braket* を開発し、40量子ビット程度までの回路のシミュレーションを1000ノード程度で日常的に実行できる性能を実現している。よく使われる量子ゲートセットを一通り実装し、またノード内メモリーを最大限活用することにより、シミュレーションに要する計算リソース（ノード時間積）を低減するアルゴリズムを開発・実装した。「富岳」の通常使用では46量子ビットのシミュレーションまで対応可能。これまでにC++14対応のコード整理を進めた。
- ・40量子ビットのVQEシミュレーションを実現し、ゲージモデル、非エルミートダイナミクスなどを準備・検討中。
- ・GPUクラスターとの性能比較を行い、40量子ビット級での優位性を確認した。また*braket*のGPU化に向けて、GPUシステムでの効果的なデータ転送方法の検討を行った。
- ・QASM3他の量子計算記述言語により *braket* を実行するためのパーサーを今年度中をめどに事業項目②で開発した。
- ・さらなる高性能化でLBNLと協力し、NERSCのPerlmutterシステムでの *braket* の実行テストおよびゲート融合による性能向上を確認し、また量子コードへのゲート融合ディレクティブおよびプリプロセッサの仕様設計を進めている。これまでのところ、アダマールテストで2倍程度の実行時間の短縮を実現している。また、データ圧縮により扱える量子ビット数を増やす方法の実装を検討している。

②テンソルネットワーク法による量子計算の開発

2023～2024年度：設計・検討、2025年度：実装・動作試験、2025～2027年度：評価・改良

- ・「富岳」ほか大規模並列HPC向きテンソルネットワーク法シミュレータの実現を目指し、アルゴリズムの開発をすすめている。
- ・行列演算子ベースのシミュレータなどを開発・試行し、汎用化・拡張性を持たせるためのテンソルライブラリの整備およびAPIの設計を進めている。
- ・局所的な通信のみから構成できるNorm stabilizationとregauging法を導入することで、逐次計算と同程度の精度を保ったまま、完全なweak-scalingを示す並列化テンソルネットワーク計算を実現した（R.-Y. Sun, T. Shirakawa, S. Yunoki, PRB 110, 085149）。
- ・開発した並列化テンソルネットワーク法を用いて133量子ビットを用いた実機のシミュレーションを検証した（K. Shinjo, K. Seki, T. Shirakawa, R.-Y. Sun, S. Yunoki, arXiv:2403.16718）。